තාර්කික ද්වාර

The National e-learning Portal for The General Education

Start Your Learning Journey with e-thaksalawa

බප/ හෝ/ සීතාවක මධ්‍ය මහා විද්‍යාලය අවිස්සාවේල්ල.

Copyright © www.e-thaksalawa.moe.gov.lk

හැඳින්වීම

- සංඛ්‍යාංක පරිපථයක ඇති ප්‍රාථමික අංගය වනුයේ තාර්කික ද්වාරය යි.
- බොහොමයක් තාර්කික ද්වාර සඳහා ආදාන දෙකක් සහ එක් ප්‍රතිදානයක් පවතී.
- සලකනු ලබන ඕනෑම අවස්ථාවකදී සෑම ආදාන හෝප්‍රතිදානඅග්‍රයක්මඑකිනෙක වෙනස් වෝල්ටීයතාවන්ට අදාලව ඇතිද්විමය තත්ත්ව වන වැඩි(1) හෝ අඩු(0) යන අවස්ථාවන් නිරූපණය කරයි.
- බොහොමයක් තාර්කික ද්වාර වල අඩු වොල්ටිය තත්වය දල වශයෙන් ශූන්‍ය වෝල්ටීයතාවක් (0**V**) වන අතර වැඩි වොල්ටිය තත්වය දල වශයෙන් වෝල්ට් 5 (+5**V**) වේ.

මූලික තාර්කික ද්වාර

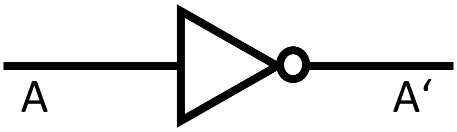
මූලික තාර්කික ද්වාර 4 කි. ඒවා නම්,

- **NOT**
- **AND**
- **OR**
- **XOR**

NOTද්වාරය

තාර්කික අපවර්තකයක් එසේත් නොමැති නම් **NOT** ද්වාරයක් ලෙස හඳුන්වයි. මේවෙත එක් ආදානයක් පමණක් පවතී. මෙය වෙත ලැබෙන ආදානය ප්‍රතිවර්තනය කර ප්‍රතිදානය ලෙස ලබා දෙයි. එනම් 0 (අසත්‍ය) ආදානය ලෙස ලබා දුන් විට 1(සත්‍ය) ප්‍රතිදානය ලෙස ලබා දෙන අතර ප්‍රතිලෝම වශයෙන්ද එම ආකාරයම වේ. **NOT** ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

Copyright © www.e-thaksalawa.moe.gov.lk

සංකේතය	සත්‍යතා වගුව	
	**A**(ආදාන)	**A’**(ප්‍රතිදාන)
	0(අසත්‍ය)	1(සත්‍ය)
	1(සත්‍ය)	0(අසත්‍ය)

2.2 AND ද්වාරය

මෙයAND ද්වාරය ලෙස නම් කර ඇත්තේ එය තාර්කික AND මෙහෙයුම ලෙසම ක්‍රියාත්මක වන බැවිනි. එනම් ආදාන දෙකම සත්‍ය (1) වන විට පමණක් ප්‍රතිදානය සත්‍ය (1) වන අතර එක් ආදානයක් හෝ අසත්‍ය (0) වන විට ප්‍රතිදානයඅසත්‍ය (0) වේ. AND ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

U.S.Y ලක්තරු මයා

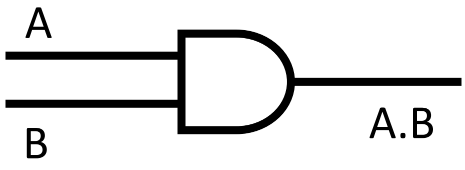
බප/ හෝ/ සීතාවක මධ්‍ය මහා විද්‍යාලය අවිස්සාවේල්ල.

Copyright © www.e-thaksalawa.moe.gov.lk

2.3 OR ද්වාරය

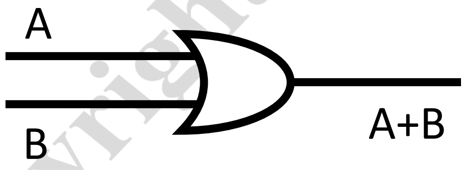
මෙයOR ද්වාරය ලෙස නම් කර ඇත්තේ එය තාර්කික **OR** මෙහෙයුම ලෙසම ක්‍රියාත්මක වන බැවිනි. එනම් ආදාන දෙකම අසත්‍ය (0) වන විට පමණක් ප්‍රතිදානය අසත්‍ය (0) වන අතර එක්ආදානයක් හෝ සත්‍ය (1) වන විට ප්‍රතිදානයසත්‍ය (1) වේ. **OR** ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

Symbol



Truth Table

A (ආදාන)	B (ආදාන)	A.B (ප්‍රතිදාන)
0 (අසත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
0 (අසත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)
1 (සත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
1 (සත්‍ය)	Truth Table 1 (සත්‍ය)	1 (සත්‍ය)



A (ආදාන)	B (ආදාන)	A+B (ප්‍රතිදාන)
0 (අසත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
0 (අසත්‍ය)	1 (සත්‍ය)	1 (සත්‍ය)
1 (සත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
1 (සත්‍ය)	1 (සත්‍ය)	1 (සත්‍ය)

Copyright © www.e-thaksalawa.moe.gov.lk

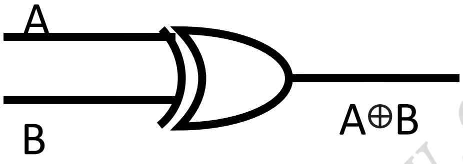
U.S.Y ලක්තරු මයා
බප/ හෝ/ සීතාවක මධ්‍ය මහා විද්‍යාලය අවිස්සාවේල්ල.

Copyright © www.e-thaksalawa.moe.gov.lk

2.4 XOR

මෙය**XOR** ද්වාරය ලෙස නම් කර ඇත්තේ එය තාර්කික **XOR** මෙහෙයුම ලෙසම ක්‍රියාත්මක වන බැවිනි. එනම් ආදාන දෙකම අසත්‍ය (0) හෝ ආදාන දෙකම සත්‍ය (1) වන විට ප්‍රතිදානය අසත්‍ය (0) වන අතර ආදාන දෙකෙහි අගයන් එකිනෙක වෙනස් වන විට ප්‍රතිදානයසත්‍ය (1) වේ. **XOR** ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

Symbol



Truth Table

A (ආදාන)	**B (ආදාන)**	**A⊕B (ප්‍රතිදාන)**
0 (අසත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
0 (අසත්‍ය)	1 (සත්‍ය)	1 (සත්‍ය)
1 (සත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
1 (සත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)

3. සංයුක්තද්වාර

සංයුක්තද්වාරනිර්මාණයකරනුයේ**NOT**ද්වාරයඅනෙකුත්මූලිකද්වරයන්ගේප්‍රතිදානයට සම්බන්ධකිරීමෙනි. එමගින්නිර්මාණයවනසංයුක්තද්වාරවනුයේ,

- **NAND** ද්වාරය
- **NOR** ද්වාරය
- **XNOR** ද්වාරය

Copyright © www.e-thaksalawa.moe.gov.lk

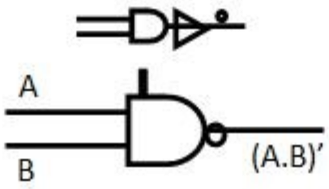
Copyright © www.e-thaksalawa.moe.gov.lk

3.1 NAND ද්වාරය

NANDද්වාරයනිර්මාණය වනුයේ **AND** ද්වාරයේ ප්‍රතිදානයට **NOT** ද්වාරයසම්බන්ධකිරීමෙනි. එහෙයින්එම ද්වාරයවෙතලැබෙනආදානවෙත **AND** තාර්කිකමෙහෙයුමසිදුකරප්‍රතිවර්තනයකරයි. එනම්ආදානද්විත්වයමසත්‍ය (1) විට පමණක් ප්‍රතිදානයඅසත්‍ය (0)වන අතර එක් ආදානයක් හෝ අසත්‍ය විටප්‍රතිදානයසත්‍ය වේ. **NAND** ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

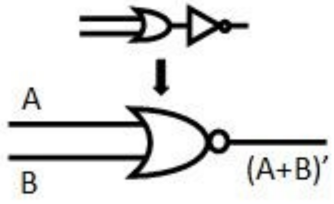
3.2 NOR ද්වාරය

NORද්වාරයනිර්මාණය වනුයේ **OR** ද්වාරයේප්‍රතිදානයට **NOT** ද්වාරයසම්බන්ධකිරීමෙනි. එහෙයින්එමද්වාරයවෙතලැබෙනආදානවෙත**OR**තාර්කිකමෙහෙයුමසිදුකරප්‍රතිවර්තනයකරයි. එනම්ආදානද්විත්වයමඅසත්‍ය (0) විට පමණක් ප්‍රතිදානයසත්‍ය (1)වන අතර එක් ආදානයක් හෝ සත්‍ය විටප්‍රතිදානයඅසත්‍ය වේ. **NOR** ද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

Symbol	**Truth Table**		
	A (ආදාන)	**B (ආදාන)**	**(A.B)' (ප්‍රතිදාන)**
	0 (අසත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
	0 (අසත්‍ය)	1 (සත්‍ය)	1 (සත්‍ය)
	1 (සත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
	1 (සත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)

Copyright www.e-thaksalawa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

Symbol	Truth Table		
	**A (ආදාන)**	**B (ආදාන)**	**(A+B)’(ප්‍රතිදාන)**
	0 (අසත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
	0 (අසත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)
	1 (සත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
	1 (සත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)

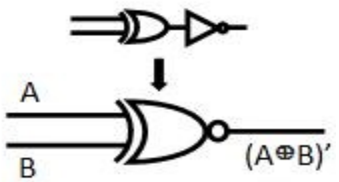
XNOR ද්වාරය

XNOR ද්වාරය නිර්මාණයවනුයේ **XOR**ද්වාරයේප්‍රතිදානයට **NOT** ද්වාරයසම්බන්ධකිරීමෙනි. එහෙයින්එම ද්වාරයවෙතලැබෙනආදානවෙත **XOR**තාර්කික මෙහෙයුමසිදුකරප්‍රතිවර්තනයකරයි.එනම්ආදානද්විත්වයමසත්‍ය(1)විට හෝආදානද්විත්වයමඅසත්‍ය (0) විට ප්‍රතිදානයසත්‍ය (1)වන අතර ආදානද්විත්වය එකිනෙක වෙනස් අගයන් ගත් විටප්‍රතිදානයඅසත්‍ය වේ.

Copyright © www.e-thaksalawa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

XNORද්වාරයට අදාළ සංකේතය හා සත්‍යතා වගුව පහත පරිදි වේ.

Symbol	Truth Table		
	A (ආදාන)	B (ආදාන)	(A⨁B)' (ප්‍රතිදාන)
	0 (අසත්‍ය)	0 (අසත්‍ය)	1 (සත්‍ය)
	0 (අසත්‍ය)	1 (සත්‍ය)	0 (අසත්‍ය)
	1 (සත්‍ය)	0 (අසත්‍ය)	0 (අසත්‍ය)
	1 (සත්‍ය)	1 (සත්‍ය)	1 (සත්‍ය)

බූලීය ප්‍රකාශනයකට අදාලව සත්‍යතා වගුවක් නිර්මාණය කිරීම.

මේ සඳහා පහත පියවර අනුගමනය කල යුතුය.

ප්‍රකාශනයෙහි ඇති විචල්‍ය ගණන හඳුනාගෙන එමගින් සෑදෙන එකිනෙකට වෙනස් ද්විමය රටා ගණන තීරණය කර ගන්න.

ද්විමය රටා ගණන = 2 ආදාන ගණන

Logic Gate	Symbol	Example
NOT	' , ¯	A', $\overline{A}$
AND	.	A.B
OR	+	A+B
XOR	⊕	A ⊕ B

Ii ප්‍රකාශනයෙහිඇති පද සත්‍යතා වගු ගත කිරීමට පහත පෙන්වා ඇති පරිදි මූලිකත්වය පරිදි සිදු කල යුතුය. මෙහි මූලිකත්වය වැඩිම සිට අඩුම යන පිළිවෙලට සකසා ඇත.

Copyright © www.e-thaksalawa.moe.gov.lk

I ප්‍රකාශනයෙහි(), [], {} යෙදේ නම් ඊට NOT ද්වාරයටත් වඩා වැඩි මූලිකත්වයක් හිමි වේ. වරහන තුලඉහත වගුවේ ආකාරයටම මූලිකත්වය හිමි වේ. වරහන් කිහිපයක් ඇති විට අභයන්තරයේම වූ වරහන පළමුව සලක බැලේ.

Ii ඉන් පසු ප්‍රකාශනයේ පද සත්‍යතා වගු ගත කොට ඊට අදාළ අගයන් මගින් වගුව පුරවා ගනියි.

Eg:-පහතප්‍රකාශනය සඳහා සත්‍යතා වගුව ගොඩ නැගීම සලකා බලමු

$F=A+B'.(A' \oplus B)$

- මෙමප්‍රකාශනයෙහි A හා B ලෙස බූලීය විචල්‍ය 2ක් ඇත. එනම් ඉන් ලැබෙන ආදාන රටා ගණන $2^2 = 4$ වේ.
- එම නිසා පහත අයුරින් සත්‍යතා වගුව නිර්මාණය කිරීම අරඹයි.

A	B
0	0
0	1
1	0
1	1

U.S.Y ලක්තරූ මයා
බප/ හෝ/ සීතාවක මධ්‍ය මහා විද්‍යාලය අවිස්සාවේල්ල.
Copyright © www.e-thaksalawa.moe.gov.lk

- පළමුවෙන් වරහන් තුල වූ කොටස සලකා බැලේ. එහිA’ ⊕ B පදය පවතී එම පදය තුල A විචල්‍යය සඳහා ‘NOT’ මෙහෙයුමද‘A’හා‘B’අතර XOR මෙහෙයුමදපවතී. එබැවින් සත්‍යතා වගුව පහත පරිදි දිගු වේ.

A	B	A’	A’ ⊕ B
0	0	1	0
0	1	1	1
1	0	0	1
1	1	0	0

- වරහනෙන් පිටත A විචල්‍යය සඳහා **‘NOT’** මෙහෙයුමද**‘A’**හා**‘B’’** අතර **OR** මෙහෙයුමද**‘ B’** හා **A’ ⊕ B** අතරAND මෙහෙයුමදපවතී. එහෙයින් පළමුව **NOT**ඉන්පසු**‘AND’** සහ අවසානයේ **‘OR’**මෙහෙයුමද වගුගත වේ.

A	B	A’	A’ ⊕ B	B’	B’.(A’ ⊕ B)	A+B’.(A’ ⊕ B) = F
0	0	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	1	1	1	1
1	1	0	0	0	0	0

Copyright © www.e-thaksalawa.moe.gov.lk

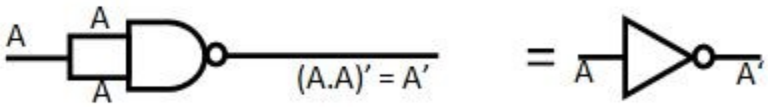
Copyright © www.e-thaksalawa.moe.gov.lk

5. සාර්වත්‍රිකතාර්කිකද්වාර(Universal Logic gates)

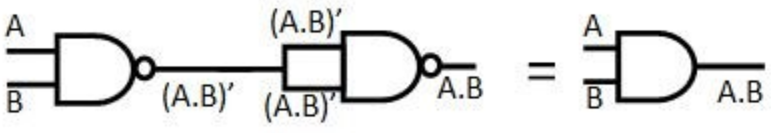
අනෙකුත් ද්වාර සියල්ල නිර්මාණයට යොදා ගත හැකි ද්වාර වර්ග මේ නමින් හැඳින්වේ. **NAND** සහ **NOR** ද්වාර මේ යටතේ වර්ග කෙරේ.

5.1 NANDසාර්වත්‍රික ද්වාරයක් ලෙසයොදා ගනිමින් අනෙකුත් ද්වාර නිරූපණය

- *NOT ද්වාරය නිරූපණය*



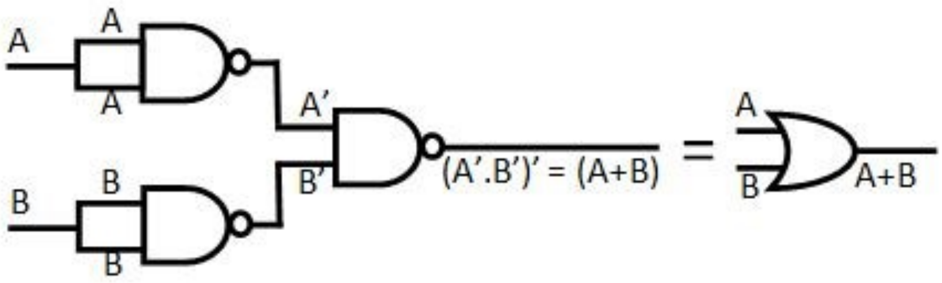
- ***AND ද්වාරය නිරූපණය***



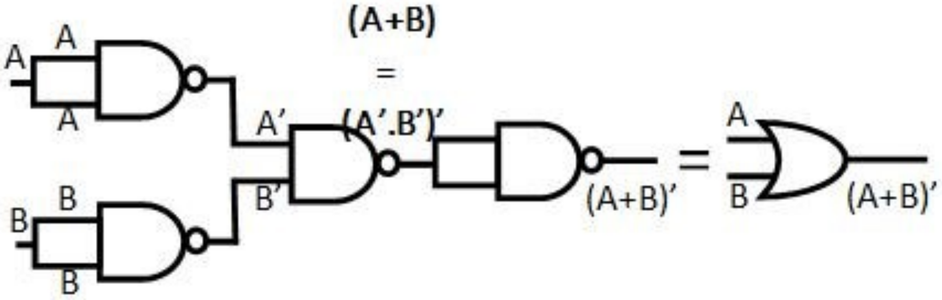
Copyright © www.e-thaksalawa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

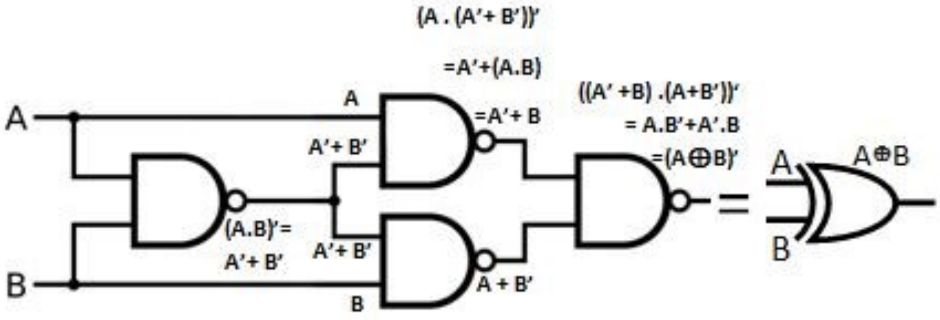
- *OR ද්වාරය නිරූපණය*



- *NOR ද්වාරය නිරූපණය*

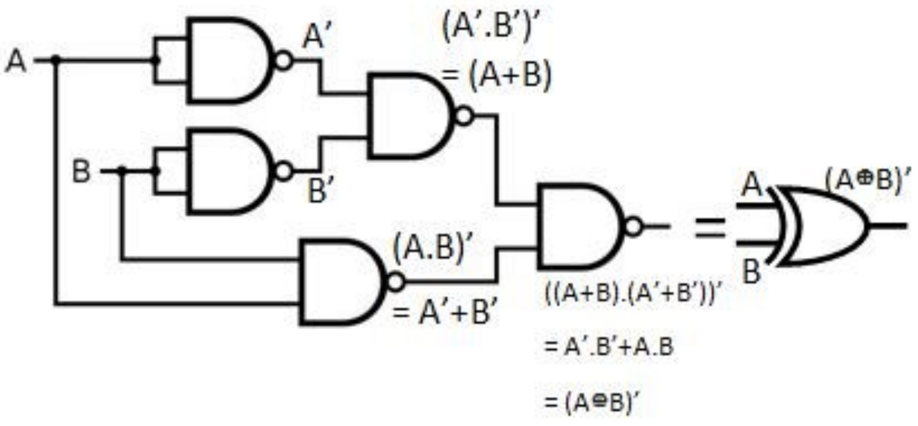


- *XORද්වාරය නිරූපණය*



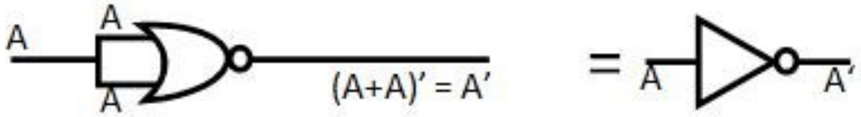
Copyright © www.e-thaksalawa.moe.gov.lk

- ***XNOR ද්වාරය නිරූපණය***

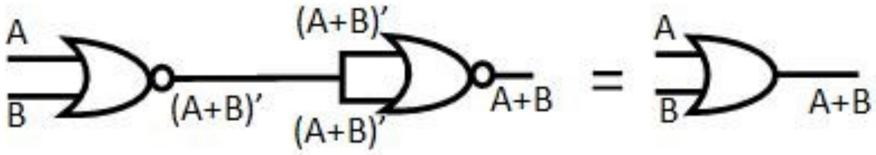


5.2.NOR සාර්වත්‍රික ද්වාරයක් ලෙස යොදා ගනිමින් අනෙකුත් ද්වාර නිරූපණය

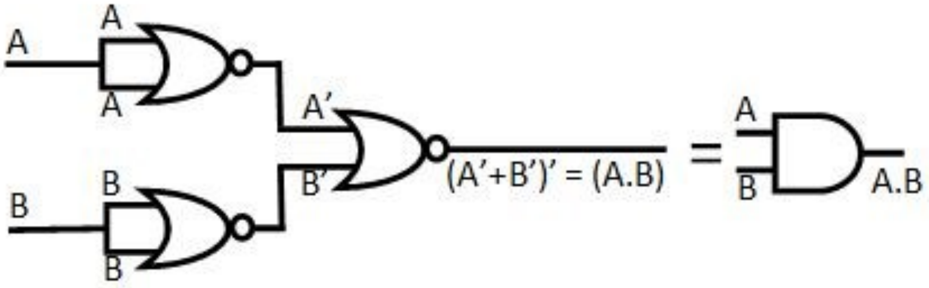
- ***NOT ද්වාරය නිරූපණය***



- ***AND ද්වාරය නිරූපණය***

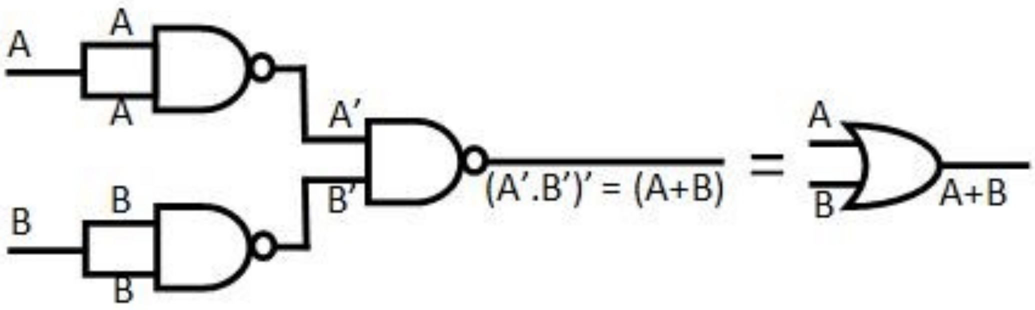


- ***OR ද්වාරය නිරූපණය***

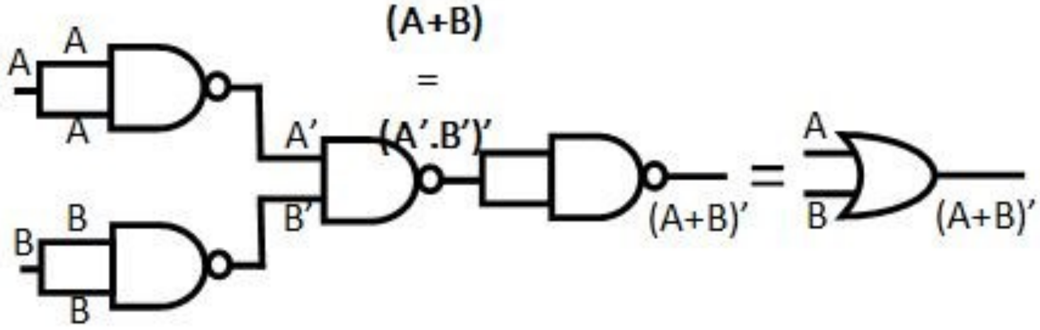


Copyright © www.e-thaksalawa.moe.gov.lk

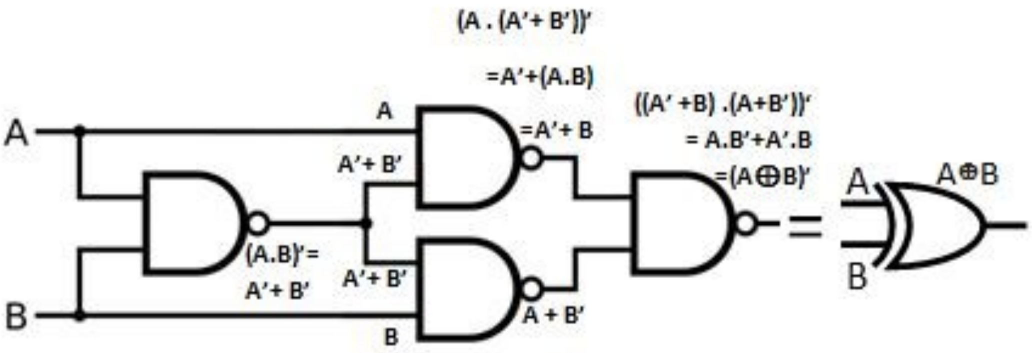
- OR ද්වාරය නිරූපණය



- NOR ද්වාරය නිරූපණය

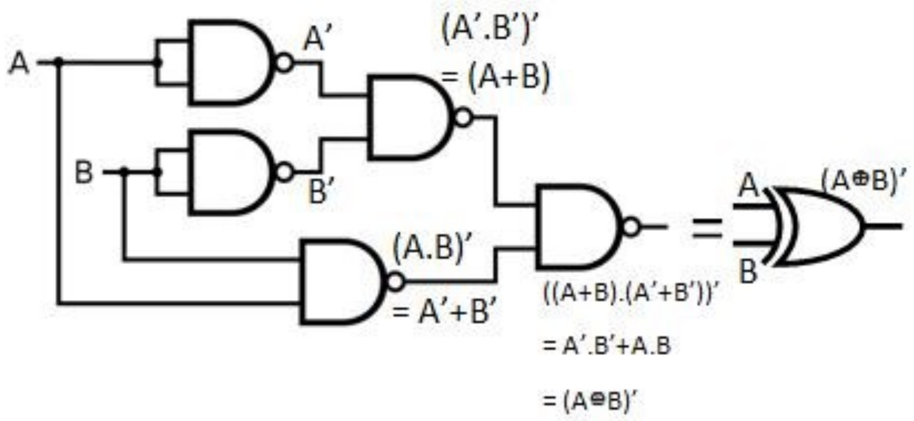


- XORද්වාරය නිරූපණය



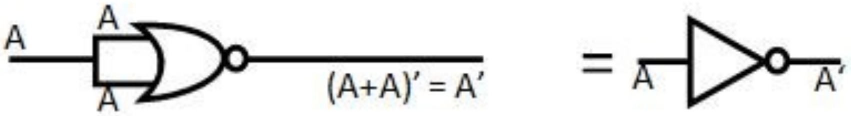
Copyright © www.e-thaksalawa.moe.gov.lk

- ***XNOR ද්වාරය නිරූපණය***

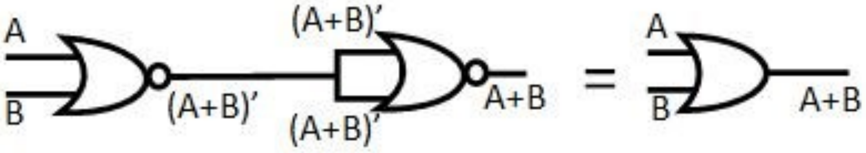


5.2.NOR සාර්වත්‍රික ද්වාරයක් ලෙස යොදා ගනිමින් අනෙකුත් ද්වාර නිරූපණය

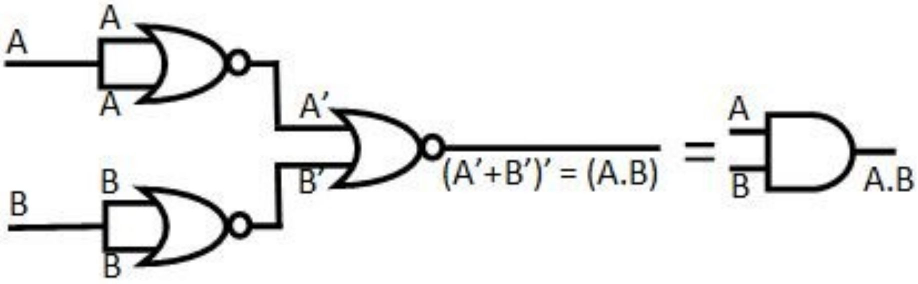
- ***NOT ද්වාරය නිරූපණය***



- ***AND ද්වාරය නිරූපණය***

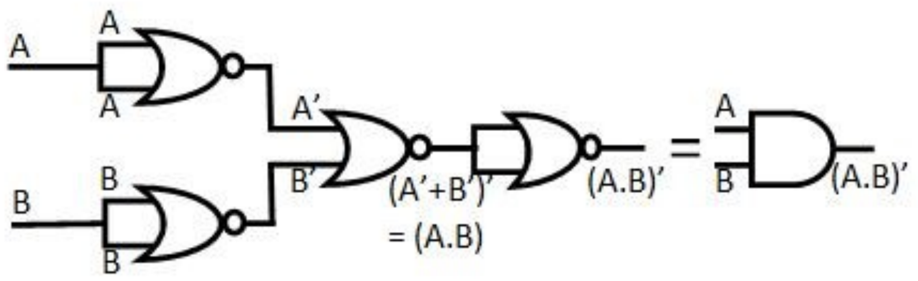


- ***OR ද්වාරය නිරූපණය***

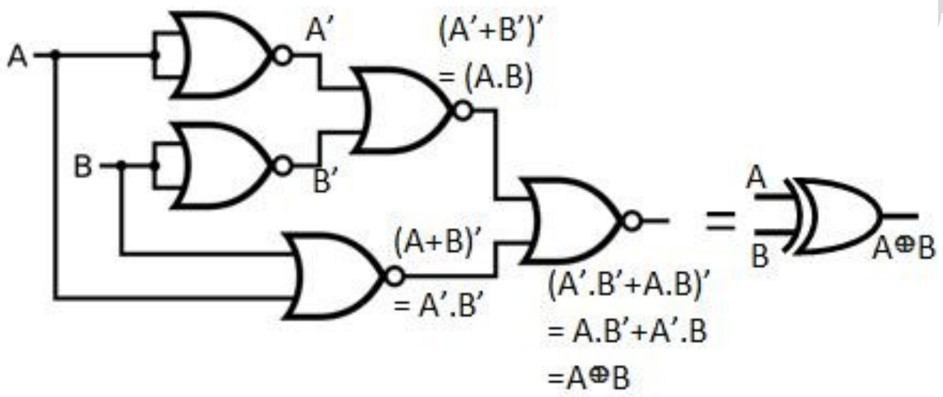


Copyright © www.e-thaksalawa.moe.gov.lk

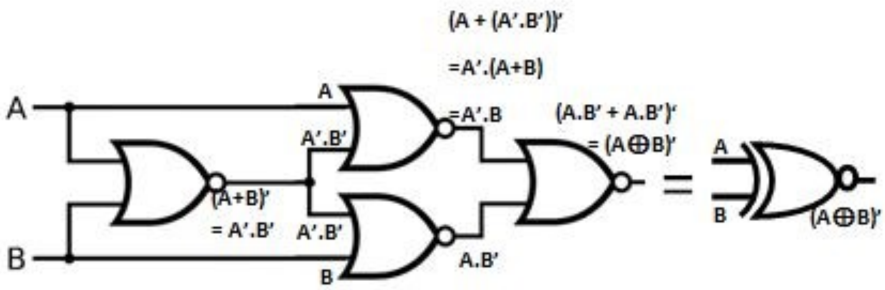
- ***NANDද්වාරය නිරූපණය***



- ***XORද්වාරය නිරූපණය***



- ***XNORද්වාරයනිරූපණය***



Copyright © www.e-thaksalawa.moe.gov.lk

6. ද්විත්වතර්කනය

හැඳින්වීම 01:සත්‍ය හා අසත්‍ය ලෙස තත්ත්ව දෙකකින් උපකල්පනය කල හැකි සංඛ්‍යාංක තර්ක වේ.

හැඳින්වීම 02: ප්‍රතිදාන ලෙස උස් හා පහත් ලෙස හෝ විවෘත හා සංවෘත ලෙස දෙකෙන් එකක් ලබා දිය හැකි සංඛ්‍යාංක තර්ක වේ.

7. බූලීය වීජ ගණිතය

බූලීය වීජ ගණිතය යනු , ගණිත ශාස්ත්‍රය හා ගණිත ශාස්ත්‍රමය තර්කය තුල වීජ ගණිතයෙහි ශාඛාවක් වේ. මෙහි සත්‍ය හා අසත්‍ය ලෙස සත්‍යතා අගයන් පවතින අතර ඒවා0 හා 1 මගින් නිරූපණය කරනු ලබයි.

8. බූලීය වීජ ගණිතයෙහි උපග්‍රහණ (ප්‍රත්‍යක්ෂ)(Postulates (Axioms))

උපග්‍රහණයක්හෝප්‍රත්‍යක්ෂයක්යනුහේතුදැක්වීමක්සඳහාවන පදනමහෝ ආරම්භක ස්ථානයයි. සාමාන්‍යයෙන් ප්‍රත්‍යක්ෂ ලෙස සලකනුයේ යමක පදනම වන අතර ඒ සඳහා වූ ඉදිරිපත්කිරීම්තර්කයකින් තොරව සත්‍ය ලෙස පිලිගැනේ. බූලීය වීජ ගණිතය සම්බන්ධයෙන් වූ ප්‍රත්‍යක්ෂ පහත පරිදි වේ.

- **0 · 0 = 0**
- **1 + 1 = 1**
- **1 · 1 = 1**
- **0 + 0 = 0**
- **0 · 1 = 1 · 0 = 0**
- **0 + 1 = 1 + 0 = 1**
- **if x = 0, then x’ = 1**
- **if x = 1, then x’ = 0**

Copyright © www.e-thaksalawa.moe.gov.lk

9. බූලීය වීජ ගණිතයෙහිනායාය/ප්‍රමේයය(Laws/theorems)

න්‍යායක්යනු පෙර ප්‍රකාශිත ප්‍රත්‍යක්ෂ හෝ වෙනත් න්‍යායන් මත පදනම්ව ඔප්පු කරන ලද ප්‍රකාශයන් වේ.

න්‍යාදේශ න්‍යාය(**CommutativeLaw)**

- **$x \cdot y = y \cdot x$**
- **$x + y = y + x$**

සංඝටන න්‍යාය **(AssociativeLaw)**

$x \cdot (y \cdot z) = (x \cdot y) \cdot z$

$x + (y + z) = (x + y) + z$

විඝටන න්‍යාය (DistributiveLaw)

$x \cdot (y + z) = x \cdot y + x \cdot z$

$x + y \cdot z = (x + y) \cdot (x + z)$

සර්වසාම්‍ය න්‍යාය(IdentityLaw)

$x \cdot 0 = 0$ $x + 1 = 1$ $x \cdot 1 = x$ $x + 0 = x$

$x \cdot x = x$ $x + x = x$ $x \cdot x' = 0$ $x + x' = 1$ $(x')' = x$

සම්රික්තතා න්‍යාය (Redundancy/AbsorptionLaw)

$x + x \cdot y = x$

$x \cdot (x + y) = x$

$x + x'y = x + y$

$x. (x'+y) = x.y$

A (ආදාන)	B (ආදාන)	C (ආදාන)	F (ප්‍රතිදාන)	F' = ~F

ඩී මෝර්ගන් ගේනායාය (De Morgan's theorem)

$(x \cdot y)' = x' + y'$

$(x + y)' = x' \cdot y'$

Copyright © www.e-thaksalawa.moe.gov.lk

10. සම්මත තාර්කිකමය ප්‍රකාශ

බූලියප්‍රකාශයක්ප්‍රකාශනය කිරීමට හැකි ආකාර බොහොමයක් පවතී.

ඒ සඳහා සම්මත හෝ නිලලත් ආකාරයක් පැවතීම ප්‍රයෝජනවත්ය.

එම අකාරය සත්‍යතා වගු මගින් ව්‍යුත්පන්න කල හැක.

සාමාන්‍යයෙන් මෙම ආකාරය ප්‍රකාශනය සතු සරලම අකාරය නොවන අතර ඒ සඳහා ආකාර දෙකක් පවතී.

ගුණිතයන්ගේ එකතුව - **Sum of products (SOP)**

එකතූන්හි ගුණිතය - **Product of sums (POS)**

10.1 ගුණිතයන්ගේ එකතුව - Sum of products

මෙමගින්බූලිය විචල්‍යයන්හි ගුණිත **(AND)** අතර එකතුවක් **(OR)** නිරූපනය කරයි.

Eg:-(A.B’) + (B.C’) + (C’.A)

0 (A’)	0 (B’)	0 (C’)	1 (A’.B’.C’)	0
0	0	1	0	1 (A’.B’.C)
0	1	0	0	1 (A’.B.C’)
0	1	1	1 (A’.B.C)	0
1	0	0	0	1 (A.B’.C’)
1	0	1	1 (A.B’.C)	0
1	1	0	0	1 (A.B.C’)
1	1	1	1 (A.B.C)	0

මෙය

F = (A’.B’.C’) + (A’.B.C) + (A.B’.C) + (A.B.C)

F’ = (A’.B’.C) + (A’.B.C’) + (A.B’.C’) + (A.B.C’)

e-thaksalawa.moe.gov.lk
Copyright

Copyright © www.e-thaksalawa.moe.gov.lk

ව්‍යුත්පන්න කර ගැනීම සඳහා සත්‍යතා වගුවේ, ප්‍රතිදාන අගය සත්‍ය (1) ලෙසඇති ප්‍රතිදානය පේළි සලකා බැලේ. මෙම ප්‍රතිදානයන් minterm ලෙසද හැඳින්වේ.

ප්‍රතිදානයනට අදාළ බූලීය ප්‍රකාශය හා එහි අනුපූරක අගය යන ප්‍රකාශන දෙකම ඉහත පරිදි ලබා ගත හැක.ඉහත අදක්වෙන සත්‍යතා වගුවේ ආදානයන්ට අදාළ ප්‍රතිදානයන් ලබා දී ඇතැයි සිතමු.

10.2 එකතු වල ගුණිතය- (product of sums)

මෙමගින් බූලීය විචල්‍ය අතර එකතුන්ගේ **(OR)** ගුණිතයක්**(AND)** නිරූපනය කෙරේ.

Eg:- (A+B') . (B+C'). (C'+A)

A (ආදාන)	B (ආදාන)	C (ආදාන)	F (ප්‍රතිදාන)	F' = ~F
0 (A')	0 (B')	0 (C')	1	0 (A+B+C)
0	0	1	0 (A+B+C')	1
0	1	0	0 (A+B'+C)	1
0	1	1	1	0 (A+B'+C')
1	0	0	0 (A'+B+C)	1
1	0	1	1	0 (A'+B+C')
1	1	0	0 (A'+B'+C)	1
1	1	1	1	0 (A'+B'+C')

F = (A+B+C') . (A+B'+C) . (A'+B+C) . (A'+B'+C)

F' = (A+B+C) . (A+B'+C') . (A' +B+C') . (A'+B'+C')

Copyright © www.e-thaksalawa.moe.gov.lk

Copyright www.e-thaksalawa.moe.gov.lk

ව්‍යුත්පන්න කර ගැනීම සඳහා සත්‍යතා වගුවේ, ප්‍රතිදාන අගය අසත්‍ය (0) ලෙසඇති ප්‍රතිදානය පේලි සලකා බැලේ.(වැදගත්: මෙහි ආදාන වල තත්ව අනුපූරණ අවස්ථාවෙන්සැලකිය යුතුය. එනම් 0 යන අගය සත්‍ය (A) යන්න නිරූපනය කරන අතර 1 යන අගය අසත්‍ය (A') නිරූපනය කරයි)

මෙම ප්‍රතිදානයන් maxterm ලෙසද හැඳින්වේ.

ප්‍රතිදානයනට අදාළ බූලිය ප්‍රකාශය හා එහි අනුපූරක අගය යන ප්‍රකාශන දෙකම ඉහත පරිදි ලබා ගත හැක.

ඉහත දක්වෙන සත්‍යතා වගුවේ ආදානයන්ට අදාළ ප්‍රතිදානයන් ලබා දී ඇතැයි සිතමු.

10.3 SOP හා POSප්‍රකාශ ඒවායේ සම්මත ආකාරයට හැරවීම

සම්මත ආකාරයේ **SOP** හා **POS** ප්‍රකාශ වල සෑම පදයකම ප්‍රකාශනය තුල වන සියලුම විචල්‍ය පැවතිය යුතු වේ.

Eg :-

	Not Standard	Standard
SOP	A + A'.B +B'.C	A'.B.C + A.B'.C' + A'.B'.C
POS	P . (P'+Q) . (Q'+R)	(P+Q+'R') . (P'+Q+R') . (P+Q+R')

Copyright © www.e-thaksalawa.moe.gov.lk

* SOP ප්‍රකාශනයක් සම්මත ආකාරයට පරිවර්තනය කිරීම

මේ සඳහා SOP ප්‍රකාශනය තුල පද වල නොමැති විචල්‍යයන් පදයේ සහ ප්‍රකාශනයේ අගය වෙනස් නොවන අන්දමින් පහත දක්වා ඇති පරිදි එක් කල යුතුය.

Eg: - F = A.C’ + A’.Bයන ප්‍රකාශය සම්මතකරණය කල යුතුයැයිසිතන්න

- ඉහත ප්‍රකාශනයේ A, B, C ලෙස එකිනෙකට වෙනස් විචල්‍ය 3ක් පවතී.
- පළමු පදය තුල B විචල්‍යය නොපවතී.
- එබැවින් එම පදය සම්මතකරණය කිරීමට (B + B’) යන පදය සමග ගුණ(AND) කල යුතුය.

- B + B’ = 1 බැවින්, එය ගුණිතයක් ලෙස යෙදීමේදී, අදාළ පදයෙහි හෝ මුළු ප්‍රකාශනයෙහි අගයට බලපෑමක්සිදු නොවේ.
- ඒඅයුරින්ම දෙවන පදය තුල C විචල්‍ය නොපවතින බැවින් එම පදය සම්මතකරණය සඳහා C + C’ මගින් ගුණ කල යුතුය.
- ඉහත පරිදි සම්මතකරණය ආදේශ කල විට ප්‍රකාශනය පහත පරිදි වෙනස් වේ.

  F = A.C’.(B+B’) + A’.B.(C + C’)

- ඉන්පසු විසටන න්‍යාය පහත පරිදි ආදේශ කර අවශ්‍ය නම් සර්වසාම්‍ය න්‍යාය ආදේශ කරයි.

  F = A.C’. (B+B’) + A’.B. (C + C’)

  = A.C’.B + A.C’.B’ + A’.B.C + A’.B.C’

- අවසානයේ සම්මත SOP ප්‍රකාශයපහත පරිදි වේ.

  F =A. C’.B + A. C’.B’ + A’. B. C + A’. B. C’

Copyright © www.e-thaksalawa.moe.gov.lk

*** POS ප්‍රකාශනයක් සම්මත ආකාරයට පරිවර්තනය කිරීම***

මේ සඳහා POS ප්‍රකාශනය තුල පද වල නොමැති විචල්‍යයන් පදයේ සහ ප්‍රකාශනයේ අගය වෙනස් නොවන අන්දමින් පහත දක්වා ඇති පරිදි එක් කල යුතුය.

Eg: - P = (A+C') . (A'+B)යන ප්‍රකාශය සම්මතකරණය කල යුතුයැයිසිතන්න

- ඉහත ප්‍රකාශනයේ A, B, C ලෙස එකිනෙකට වෙනස් විචල්‍ය 3ක් පවතී.
- පළමු පදය තුල B විචල්‍යය නොපවතී.
- එබැවින් එම පදය සම්මතකරණය කිරීමට (B . B') යන පදය සමග එකතු(OR) කල යුතුය.
- B . B' = 0 බැවින්, එයඑකතුවක් ලෙස යෙදීමේදී, අදාළ පදයෙහි හෝ මුළු ප්‍රකාශනයෙහි අගයට බලපෑමක්සිදු නොවේ.
- ඒඅයුරින්ම දෙවන පදය තුල C විචල්‍ය නොපවතින බැවින් එම පදය සම්මතකරණය සඳහා C . C' මගින්එකතුකල යුතුය.
- ඉහත පරිදි සම්මතකරණය ආදේශ කල විට ප්‍රකාශනය පහත පරිදි වෙනස් වේ.

  P = ((A+C')+(B.B')) . ((A'+B)+(C.C'))

- ඉන්පසු විඝටන න්‍යාය පහත පරිදි ආදේශ කර අවශ්‍ය නම් සර්වසාම්‍ය න්‍යාය ආදේශ කරයි.

  P = ((A+C')+(B.B')) . ((A'+B)+(C.C'))

  = (A+C'+B) . (A+C'+B') . (A'+B+C) . (A'+B+C')

- අවසානයේ සම්මත POS ප්‍රකාශයපහත පරිදි වේ.

  P= (A+C'+B) . (A+C'+B') . (A'+B+C) . (A'+B+C')

Copyright © www.e-thaksalawa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

10.4 SOP ප්‍රකාශයක් POS බවට පරිවර්තනය හා එහි ප්‍රතිලෝමය

- ***POS ප්‍රකාශය SOP බවට පරිවර්තනය***

පදඑකිනෙක ගුණ කර පිළිතුර සරල කරන්න

e.g.:- G = X(Y + Z)(X + Y + Z) <--------------------------------------- POS

= XYX + XYY + XYZ + XZX + XZY + XZZ(Distributive Law)

= XY + XY + XYZ + XZ + XZY + XZ (Identity law)

= XY + XYZ + XZ (identity law)

= XY (1 + Z) + XZ (Redundancy Law3)

= XY.1 + XZ (Identity law)

= XY + XZ (Identity law) <-------------------------------------- SOP

****POS ප්‍රකාශය SOP බවට පරිවර්තනය***

ප්‍රතිවර්තනය කරන්න,ඩී මොර්ගන් ගේ න්‍යාය යොදන්න, පිළිතුර එකිනෙක ගුණ කරන්න, නැවත ප්‍රතිවර්තනය කරන්න.

e.g. F = Y'Z' + XZ <--- SOP

F' = (Y'Z' + XZ)'

= (Y + Z) . (X' + Z') (De Morgan Law)

= YX' + YZ' + ZX' + ZZ' (Distributive Law)

= YX' + ZX' + ZY + 0 (Identity Law)

= YX' + ZX' + ZY (Identity Law)

F''= F = (YX' + ZX' + ZY)'

F = (Y'+ X) . (Z'+ X). (Z'+ Y') (De Morgan Law)<---------- POS

Copyright © www.e-thaksalawa.moe.gov.lk

11. බූලීය ප්‍රකාශයක් සරල කිරීම

බූලීය ප්‍රකාශයක් සරල කල හැකි ආකාර බොහොමයක් පවතී. පහත දැක්වෙනුයේ ඒ සඳහා බහුලවයොදා ගනු ලබන ක්‍රමවේද දෙකකි.

- බූලීයප්‍රමේයයන් යොදා ගෙන සරල කිරීම
- කානෝ් සිතියම් භාවිතයෙන් සරල කිරීම

11.1 බූලීය ප්‍රමේයයන් යොදා ගෙන සරල කිරීම

- බූලීය ප්‍රමේයයන් භාවිතයෙන් සරල කිරීමේදී පෙර සාකච්ඡා කරන ලද බූලීය ප්‍රමේයයන් සිහියෙහි තබා ගෙන සුළු කිරීම වැදගත් වේ.
- එමෙන්ම සෑම සුළු කිරිමකටම අදාළ බූලීය ප්‍රමේයය සඳහන් කිරීම සාමාන්‍යයෙන් සිදු කරයි.
- පොදුවිචල්‍යයන් දක්නට ලැබෙන අවස්ථා වලදී ඒවා පොදු පද ලෙස වරහන් භාවිතයෙන් ඉවතට ගැනීම සරල කිරීම පහසු කරයි.

Eg:-F = **A'B'C + A'B**යන ප්‍රකාශනය සරල කිරීම පහත පරිදි සිදු කරයි.

= **A'(B'C + B)**

= **A'(B +B'C)** (න්‍යාදේශ න්‍යාය)

= **A'(B + C)** (සමරික්තතා න්‍යාය)

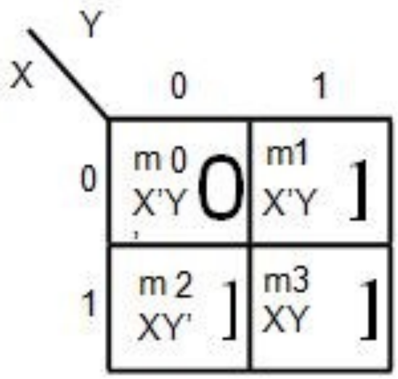
Copyright © www.e-thaksalawa.moe.gov.lk

11.2 කානෝ සිතියම් භාවිතයෙන් සරල කිරීම(K-maps)

- සියලුමසම්මතබූලීය ප්‍රකාශන කානෝසිතියම්ගත කොට සරල කර ප්‍රකාශ කල හැක.
- මෙහිදී අප විසින් විචල්‍ය 2, 3හා 4ක් සහිත බූලීය ප්‍රකාශන සඳහා කානෝ සිතියම් භාවිතා කර සරල කිරීම සිදු කරයි.
- මේ සඳහා යොදා ගනු ලබන කානෝසිතියමෙහි ප්‍රකාශනයට අදාළ පද සඳහා වෙන් වූ කොටුවක් බැගින් පවතී. (පහත දක්වාඇති පරිදි)
- ප්‍රකාශනයේසෑමපදයක් සඳහාම, 1 යනඅගය කානෝ සිතියම් තුල අදාල කොටුවෙහියෙදීමෙන් පසු ඉතිරි කොටු සියල්ල 0 යන අගය යොදා සම්පූර්ණ කල යුතුය.

- පහත සත්‍යතා වගුවට මගින්**F = X’Y + XY’ + XY**ප්‍රකාශනය ව්‍යුත්පන්නකර දකුණු පස පෙන්වා ඇති පරිදි කානෝ සිතියම් ගත කල හැක.

X	Y	F	Minterms
0	0	0	X’ Y’ (m0)
0	1	1	X’ Y (m1)
1	0	1	X Y’ (m2)
1	1	1	X Y (m3)



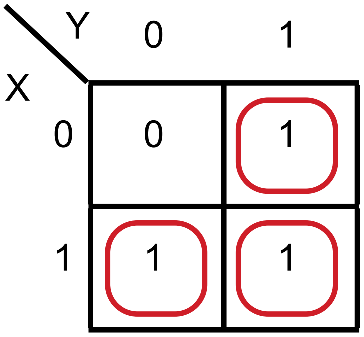
Copyright © www.e-thaksalawa.moe.gov.lk

* කානෝ සිතියම තුල සිරස්හෝ තිරස් දිශාවන්ට වූ කොටු තුලඇති 1 අගයන්, කණ්ඩායම් කිරීම මගින් (පහත පෙන්වා ඇති පරිදි), සරල කරන ලද බූලීය ප්‍රකාශය සාදා ගත හැක. ඒසේ සිදු කිරීමට පහත පියවර අනුගමනය කල යුතුය.

- 1 පවතින ස්ථානසිරස්හෝ තිරස් ලෙසපමණක්කණ්ඩායම් කල යුතුයි. (මෙහිදී කණ්ඩායමේ තරම 2හි බලයකට සමාන විය යුතුය)
- සාදනු ලබන මෙම කණ්ඩායමට අදාලව බූලීය ප්‍රකාශනයෙහි පද අතර සම්බන්ධතාවක් ඇත.
- කණ්ඩායම විශාල වන තරමට පදය වඩාත් සරල වේ.

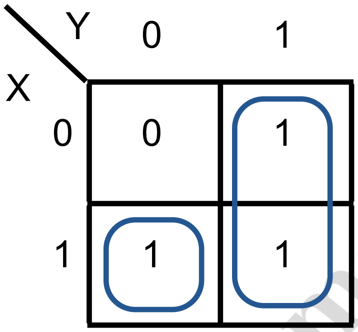
- සියලුම 1 ඒවා ආවරණය වන අයුරින් කණ්ඩායම් කල යුතු අතර අවශ්‍යතාවය පරිදි වරක් කණ්ඩායම් කරනලද 1 ඒවා නැවත වෙනත් කන්ඩායමකටද ඇතුලත් විය හැක.
- එක් එක් කණ්ඩායමෙහි පොදු විචල්‍යයන් අතර ගුණිත වලින් සමන්විත SOP ප්‍රකාශය මගින් සරල කරන ලද ප්‍රකාශය ලබා ගනී.

Copyright © www.e-thaksalawa.moe.gov.lk



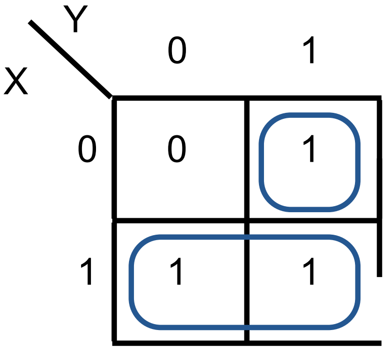
F = XY + XY’ + XY

(සරල නොවූ ප්‍රකාශනය)



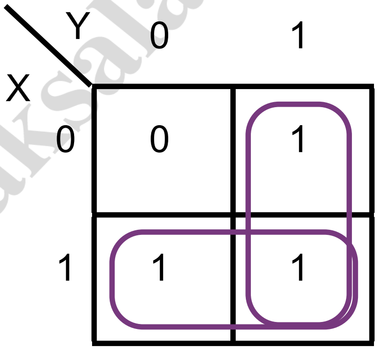
F = Y + XY’

(අර්ධ ලෙස සරල වූ ප්‍රකාශනය)



F = X + X’Y

(අර්ධ ලෙස සරල වූ ප්‍රකාශනය)



F = Y + X

(සරල වූ ප්‍රකාශනය)

විචල්‍ය 3 හා 4 සහිත කානෝ සිතියම් පහත පරිදි නිර්මාණය වේ.

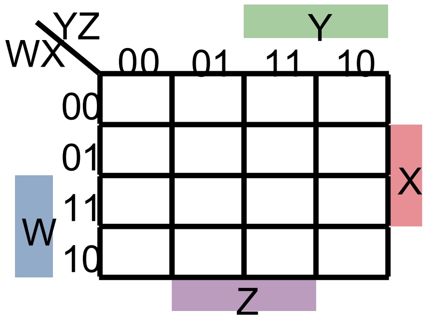
3 variables

X \ YZ	0 0	0 1	1 1	1 0
0	X’Y’Z’	X’Y’Z	X’YZ	X’YZ’
1	XY’Z’	XY’Z	XYZ	XYZ’

Y=1 (columns 1 1, 1 0); X=1 (row 1); Z=1 (columns 0 1, 1 1)

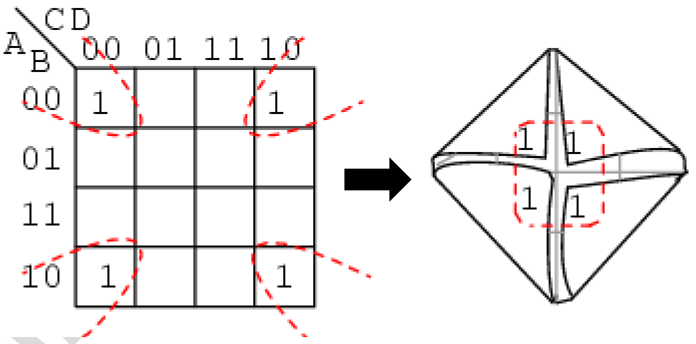
Copyright © www.e-thaksalawa.moe.gov.lk

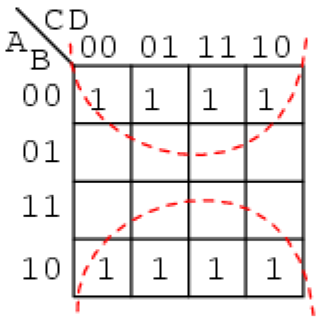
4 variables



* කානෝ සිතියම ඉහල හා වම්පස දක්වා ඇති ද්විමය රටාව ලිවීමේදී කැමති ද්විමයයුගලකින් ආරම්භ කර ඊළඟද්විමය යුගලය ලිවීමේදී එක් ස්ථානයක අගයක් නොවෙනස්ව තබා ඉතිරි ස්ථානයේඅගය වෙනස් කල හැක. 3න් වන යුගලය ලිවීමේදී ඊට පෙර වෙනස් කල ස්ථානයේඅගය ස්ථාවරව තබා පෙර ස්ථාවරව තිබූ ස්ථානයේඅගය වෙනස් කල හැක. ඉන්පසු එම ආකාරයටම හතරවන යුගලය ලබා ගත හැක.

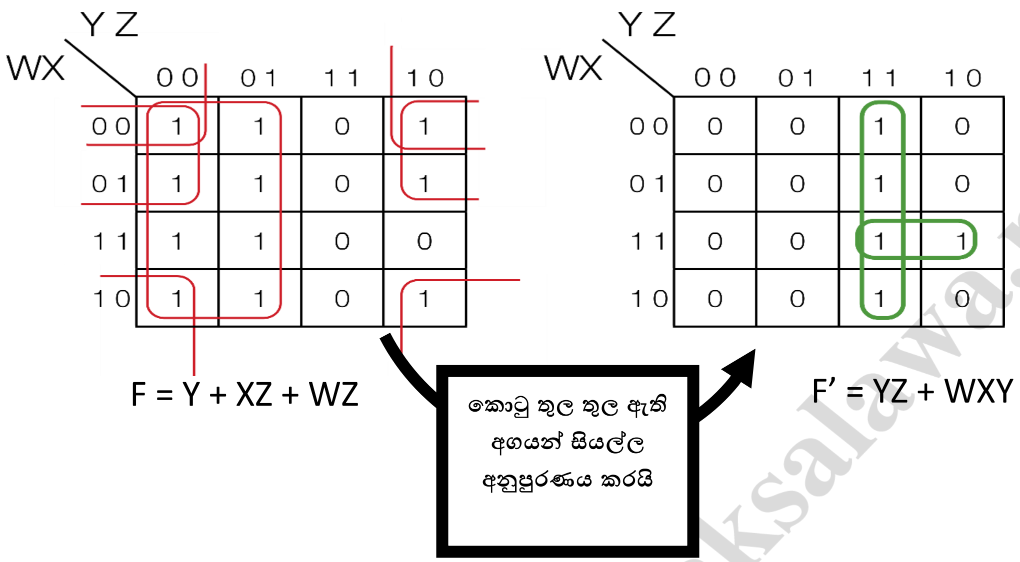
* විචල්‍ය 3 හෝ 4ක්යෙදෙන කානෝ සිතියම් තුල කණ්ඩායම් කිරීමේ විශේෂ අවස්ථා පවතී. ඒවා පහත පරිදි වේ





Copyright © www.e-thaksalawa.moe.gov.lk

* කානෝ් සිතියම් අධාරයෙන් යම් ප්‍රකාශනයක අනුපූරක අගය ද පහත පෙන්වා ඇති පරිදි ලබා ගත හැක.



12 සංඛ්‍යාංක පරිපථ සඳහා සත්‍යතා වගු හා බූලීය ප්‍රකාශන

- සංඛ්‍යාංකපරිපථයක් නිර්මාණය කිරීම සඳහා පළමුව අප විසින් පරිපථයෙ හැසිරීමට අදාළ බූලීය ප්‍රකාශනය නිවැරදිව හඳුනාගත යුතුය
- එසේ කිරීම සඳහා අප විසින් පරිපථයට අදාළව තිබෙන්නේ ආදාන, ප්‍රතිදාන සහ ආදාන වලට අනුකූලව ප්‍රතිදාන හැසිරෙන ආකාරය පිළිබඳ නිවැරදිව හඳුනාගත යුතුයි
- උදාහරණයක් ලෙස පහත දැක්වෙන අවස්ථාව සලකා බලමු

ඔබගේ අලුත් කාර් රථය සඳහා අනතුරු හැඟවීමේ සංඥා පද්ධතියක් පද්ධතියක් සවි කොට ඇති අතර එමගින් යතුර, යතුර කටේ ඇති අවස්ථාවකදී දොර විවෘතව පවතී නම් හෝ ආසන පටි පැළඳ නොමැති නම් ක්‍රියාත්මක වේ

Copyright © www.e-thaksalawa.moe.gov.lk

- ඉහත විස්තර කර ඇති අවස්ථාවට අනුව එහි ආදාන තුනක් ඇත එනම් දොර(D) යතුර(k) සහ ආසන පටිය(S) යි. ප්‍රතිදානය ලෙස අනතුරු හැඟවීම් සංඥාව(B) ක්‍රියා කරයි
- අප විසින් ඉහත හඳුනාගන්නා ලද ආදාන හා ප්‍රතිදාන වෙත ඒවා හඳුනා ගැනීම සඳහා විචල්‍ය නාම පහත පරිදි ඉදිරිපත් කළ යුතු වේ.

  D: දොර → 0=දොර විවෘත / 1=දොර වැසුණු

  K: යතුර → 0=යතුරදමානැති / 1=යතුරදමාඇති

  S: ආසන පටිය → 0=ආසන පටිය දමානැති /1=ආසන පටිය දමාඇති

  B: අනතුරු හැඟවීමේ සංඥාව→ 0=ක්‍රියාත්මක නැත/ 1=ක්‍රියාත්මකයි
- මෙහි ආදාන තුනක් ඇති නිසා එම ආධාර වලට අදාලව එකිනෙකට වෙනස් රටාවන් ඇත එම රටාවන් සත්‍යතා වගුවක වගු ගත කොට ඊට අදාළ නිවැරදි ප්‍රතිදාන ලබාදී පහත පරිදි ඒවා ඇසුරෙන් maxterm හෝ minterm ලබාගත යුතුයි.

D(ආදාන)	K(ආදාන)	S(ආදාන)	B(ප්‍රතිදාන)	Maxterm	Minterm
0	0	0	0	D+K+S	
0	0	1	0	D+K+S’	
0	1	0	1		D’.K.S’
0	1	1	1		D’.K.S
1	0	0	0	D’+K+S	
1	0	1	0	D’+K+S’	
1	1	0	1		D.K.S’
1	1	1	0	D’+K’+S’	

Copyright © www.e-thaksalawa.moe.gov.lk

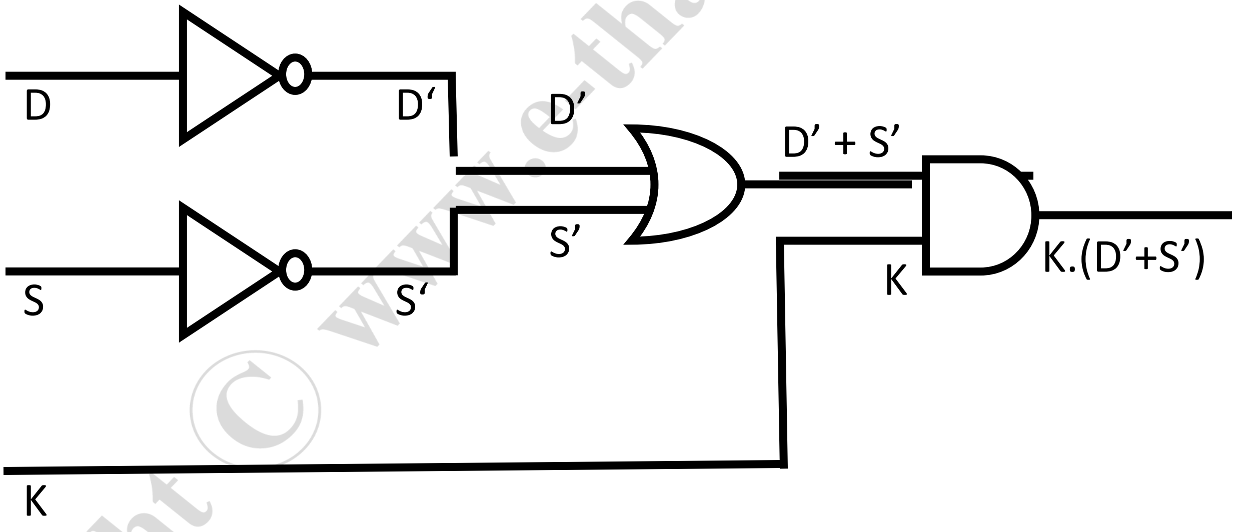
- ඉන්පසු ට අදාලව නිවැරදි SOP හෝ POS පහත පරිදි ප්‍රකාශන ව්‍යුත්පන්න කරගත හැක

B = (D+K+S).(D+K+S’).(D’+K+S).(D’+K+S’). (D’+K’+S’)

- හෝ

B = (D’.K.S’)+(D’.K.S)+(D.K.S’)

- ව්‍යුත්පන්න කල ප්‍රකාශනය බූලීය වීජ ගණිතමය නීති භාවිතා කොට සරළ කරගත යුතු වන අතර එයට ප්‍රධාන හේතුව වනුයේ පරිපථ නිර්මාණය කිරීම සඳහා වන පිරිවැය අවම කර ගැනීමයි. SOP හෝ POS ප්‍රකාශයන් සරල කල විටK.(D’ + S’) යනප්‍රතිඵලය ලැබේ.
- අවසානයේ පහත දැක්වෙන පරිදි තාර්කික ද්වාර භාවිතාකර පරිපථය නිර්මාණය කරගතහැක සම්බන්ධයෙන් මූලික ද්වාර මේ සඳහා භාවිත වේ



Copyright © www.e-thaksalawa.moe.gov.lk

13. මධ්‍ය සැකසුම් ඒකකයේ තැනුම් ඒකක (Building blocks of CPU)

??????????? ??????????? ??????????? 13.1 අර්ධාකලනය (Half adder)

- තාර්කික ද්වාරවල ආධාරය ඇතිව එකතු කිරීම සිදු කළ හැකි සරල පරිපථ නිර්මාණය කිරීම, අර්ධාකලකය භාවිතයෙන් සිදුකළ හැක
- පළමුව අප බිටු දෙකක් එකතු වන ආකාරය පිළිබඳ සලකා බලමු

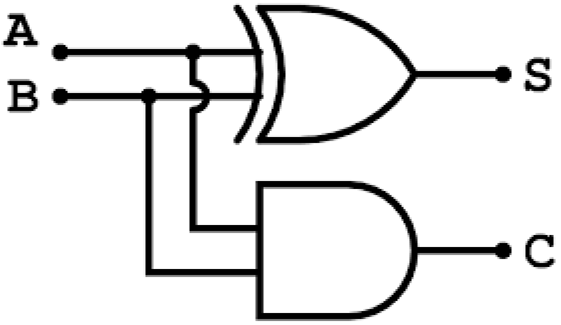
0+0 = 0　　0+1 = 1　　1+0 = 1　　1+1 = 10

- ඉහත දැක්වෙනුයේ බිටු දෙකක් අතර සිදුවිය හැකියි එකතු වීමේ ආකාර ප්‍රමාණය යි
- නමුත් 1 + 1 යන අවස්ථාවේ ප්‍රතිඵලය වනුයේ 10 වේ
- එනම් මෙම එකතු කිරීම් වල ප්‍රතිඵලය නැවත බිටු 2ක් භාවිතයෙන් පහත පරිදි ලියා දැක්විය හැක

0+0 = 00　　0+1 = 01　　1+0 = 01　　1+1 = 10

- මෙහි බූලීය ආකලනයට අනුව 10 හි 1 යන සංකේතය ආනීතිය (**carry out**) වේ.
- මෙම එකතු කිරීම් වල ප්‍රතිඵලය පහත පරිදි සත්‍යතා වගුවක අර්ධාකලකයේ පරිපථය සමඟ පෙන්වා ඇත
- සාමාන්‍ය ප්‍රතිදානය **SUM** යටතේ පෙන්වන අතර **CARRY** යටතේ පෙන්වා ඇත්තේ ආනීතිය වේ

Inputs		Outputs	
B	Sum	Carry	
0	0	0	
1	1	0	
0	1	0	
1	0	1	



මේ ආකාරයේ පරිපථ මධ්‍ය සැකසුම් ඒකකය තුළ වූ අංක ගණිතමය හා තාර්කිකමය ඒකකය තුළ දක්නට ලැබේ.

පහත දැක්වෙන ආකලනය වන $1_2 + 1_2$ මේ හරහා සිදු කළ හැකි වුවද දෙවන උදාහරණය මගින් දැක්වෙන ආකලනය මේ හරහා සිදුකළ නොහැක එහෙයින් ඊට විසඳුමක් ලෙස පූර්ණාකලකය හඳුන්වා දී ඇත

Copyright © www.e-thaksalawa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

Ex 01:-

	නොසලකා හරී	අර්ධාංකලකය මගින් සිදු කල හැක
carry	1	-
		1
+		1
sum		0
Carry		1

Ex 02:- $11_2 + 11_2$යන ආකලනය සිදුකිරීමේදී ආකාරය අර්ධකලකය භාවිතා කොට 2^1ස්ථානයේ ඇති ආකලනය සිදුකළ නොහැක. මන්ද එහිදී බිටුතුනක් එකතු කිරීමට ඇති බැවිනි.

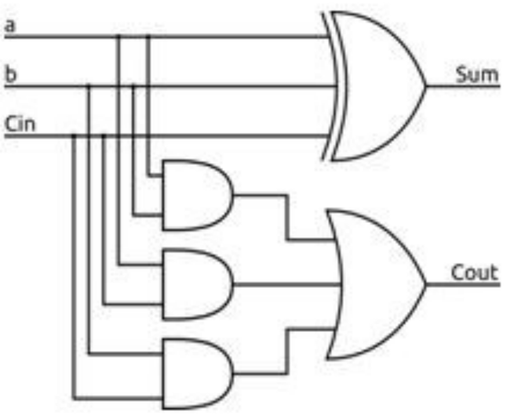
	අර්ධාංකලකය මගින් සිදු කල නොහැක	අර්ධාංකලකය මගින් සිදු කල හැක
carry	1	-
	1	1
+	1	1
sum		0
Carry		1

Copyright © www.e-thaksalawa.moe.gov.lk

▯▯▯▯▯▯▯▯▯▯▯ (Full Adder)

- පූර්ණාකලකය සහ අර්ධාකලකය ඇති ප්‍රධාන වෙනස වනුයේ පූර්ණාකලකය වෙත ආදාන තුනක් සහ ප්‍රතිදාන දෙකක් පැවතීමයි
- පළමු ආදාන 2 සාමාන්‍ය ආදාන දෙකක් වන අතර තුන්වන ආදානය "ආදාන ආනීතිය (carry in)" ලෙස හැඳින්වේ
- මෙහි ප්‍රතිදානය ලෙස ලැබෙන අනීතිය carry out ලෙසත් එකතුව sum ලෙසත් හැඳින්වේ
- මීට අදාළ සත්‍යතා වගුව සහ පරිපථය පහත පරිදි වේ

Inputs			Outputs	
A	B	Carry in	Carry out	Sum
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



Copyright © wa.moe.gov.lk

Copyright © www.e-thaksalawa.moe.gov.lk

- ඉහත වගුවෙහි බිටු දෙකෙහි ආකලනය සහ බිටු තුනෙහි ආකලනය දක්නට ලැබේ
- මෙහි පළමු ආකලනය සඳහා carry in බිටුවක් නොමැති බැවින් බිටු දෙකක් පමණක් එකතු කිරීමට අර්ධාකලකය ප්‍රමාණවත් වන අතර ඉන් එහාට සිදුවන ආකලන සඳහා carry in බිටුවක් ඇති බැවින් බිටු 3ක් එකතු කිරීම සඳහා පූර්ණ ආකලකය අත්‍යාවශ්‍ය වේ
- පූර්ණාකලකය, අර්ධාකලක දෙකක එකතුවක් වේ. එම නිසා sum සහ Carrryout පහත පරිදි පෙන්විය හැක.

  Sum = A.B+B.C+A.C.

  Carryout = A XOR B XOR C
- එමනිසා අර්ධාකලකය භාවිතා කර සිදු කර ගැනීමට නොහැකිව තිබූ ආකලනය පූර්ණාකලකය භාවිතයෙන් පහත පරිදි සිදුකළ හැක

	පූර්ණාකලකය මගින් සිදු කල හැක		පූර්ණාකලකය මගින් සිදු කල හැක	පූර්ණාකලකය මගින් සිදු කල හැක
carry	1		1	0 (consider as 0 since no carry bit)
	0		1	1
	0	+	1	1
sum	1		1	0
Carry			1	1

Copyright © www.e-thaksalawa.moe.gov.lk

14. අංකිත පරිපථ තුළ බිටු ගබඩා කිරීම

14.1 අනුක්‍රමික පරිපථ සහ සංයුක්ත පරිපථ

ප්‍රතිදානයන් පදනම් කර ගනිමින් පරිපථ පහත ආකාරයට වර්ග කෙරේ

- සංයුක්ත පරිපථ: ප්‍රතිදානය සලකනු ලබන අවස්ථාවේදී ලබා දෙන ආදාන මත පමණක් පදනම්ව ලබාදෙයි
- අනුක්‍රමික පරිපථ: ප්‍රතිදානය සලකනු ලබන අවස්ථාවේදී ලබා දෙන ආදාන මත පමණක් පමණක් නොව පෙර ලබාදුන් ආදාන මතද පදනම්ව ලබා දෙයි. මෙවැනි පරිපථ තවදුරටත් ආදාන ලබා ගැනීමට පෙර අනුක්‍රමික ක්‍රියාවන් සිදු කල යුතුය.මෙය මතක ගබඩා කිරීම සඳහා උපයෝගී කර ගනී.(**SRAM**)

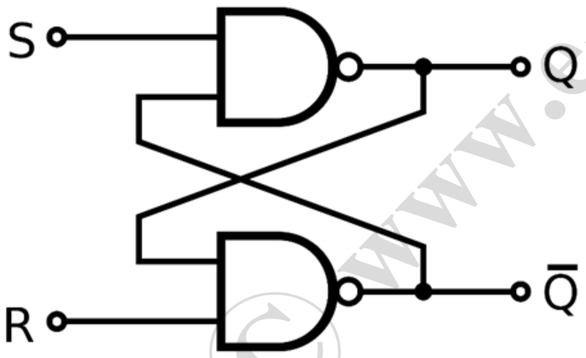
14.2 පිළිපොල(Flip Flops)

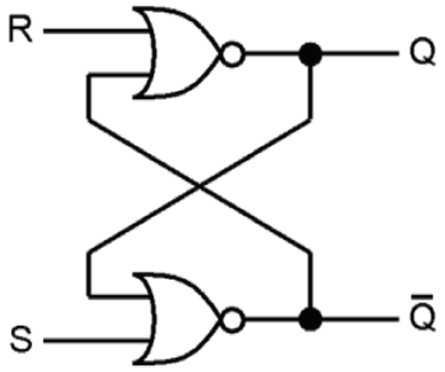
- මෙයා තාර්කික ද්වාරයන්හි යෙදුමක්වේ.
- බූලියානුතර්කනය යොදාගනිමින් මතක සෑදීම සඳහා යොදා ගනී.
- පිළිපොල, සසම්භාවී ප්‍රවේශ මතකයෙහි වඩාත්ම ප්‍රාථමික අදහස ලෙස සලාකය හැක.
- එයට යම් අගයන් කිහිපයක ලබා දුන් විට මතකයේ රඳවා ගනී.
- පිළිපොලෙහිඑක් ආකාරයක් පරිගණකයෙහි බල ගැන්වීමේ ස්විචයට සමානව කටයුතු කරයි. එනම් ආදානය 1 වන මොහොතකපිළිපොල මගින් ප්‍රතිදානය **on** කරනුන් ලබන අතර ඊළඟ අවස්ථාවේ ආදානය 1 වන විට පිළිපොල මගින් ප්‍රතිදානය**off** කරනු ලබයි.
- මන්ද යත් පිළිපොල වෙත 1 ආදානය වීම,මෙම අවස්ථාවේ ලබා දෙන ප්‍රතිදානය, ඊළඟ වාරයේ ඊට විරුද්ධ ආකාරයට ලබාදීමට ඉවහල් වේ.
- එයපරිගණකයේ බල ගැන්වීම් ස්විචය පළමු වර තද කිරීමේදී පරිගණකය බලා ගන්වන අතර දෙවන වර තද කල විට පරිගණකය බල රහිත කරන්නාක් මෙනි.
- නමුත් බලා ගැන්වීමේ ස්විචය මෙන් නොව පිළිපොල එක පෙලට ලැබෙන ආදාන සඳහා ප්‍රතිචාර නොදක්වයි.
- වරක් 1 මගින් එහි ප්‍රතිදාන ආකාරය වෙනස් කල විට එය 0 අවස්ථාව වෙත නැවත එළඹිය යුතුය.

Copyright © www.e-thaksalawa.moe.gov.lk

14.3 Latch පිලිපොළ(LatchFlip-flop)

- **R-S (Reset Set)** පිලිපොළ යනු පිලිපොළ අතර සරලම පිලිපොළ වන අතර එය තේරුම් ගැනීමටද පහසුය.
- එම උපාංගය සඳහා ආදාන 2ක් ඇති අතර ප්‍රතිදානද දෙකක පවතී. ප්‍රතිදානයන්ගෙන් එකක් අනෙකෙහි අනුපූරකය පෙන්නුම් කරයි.
- එක් ආදානයක් යම් කිසි තාර්කික තත්වයක පසු වේ.
- අනෙක් ආදානයද ඊට සමාන තත්වයක් ගන්න තෙක් ප්‍රතිදානයද පළමු අදානයට සමාන තත්වයේ පවතී.
- මෙම ආදාන දෙක Set සහReset ලෙස හඳුන්වයි(ඇතැම් විට preset and clear ආදාන ලෙසද හැඳින්වේ.)
- ඉහතනම් කල පිලිපොළ පහත අයුරින් **NAND** හෝ **NOR** ද්වාර භාවිතා කර සෑදිය හැක.





S	R	Q	Q'	
1	0	1	0	
0	0	1	0	After S=1, R=0
0	1	0	1	
0	0	0	1	After S=0, R=1
1	1	0	0	

S	R	Q	Q'	
1	0	0	1	
0	0	0	1	After S=1, R=0
0	1	1	0	
0	0	1	0	After S=0, R=1
1	1	1	0	

Copyright © www.e-thaksalawa.moe.gov.lk